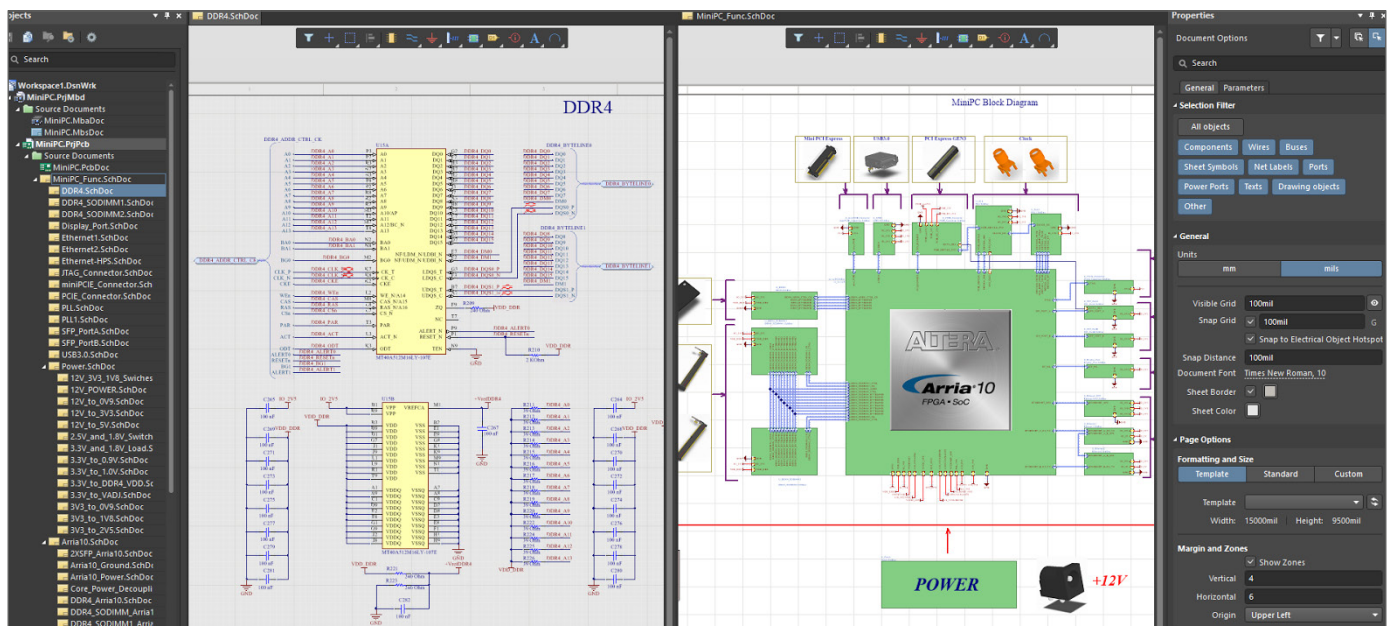


简单易用、与时俱进、功能更强大

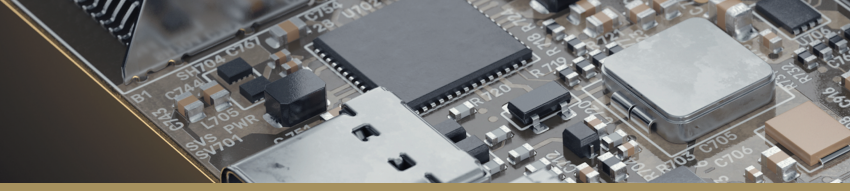
特点和优势

- 自然(直观)的用户界面, 现代且功能强大的原理图输入功能。
- 集成的快速元件搜索和布局功能
- 简单灵活的自动化注释选项。
- 连通性和电气规则检查可检验并验证设计。
- 更简单的原理图设计风格, 更适合设计工程师。
- 分层设计可以更好地管理大型复杂项目。
- 多通道和器件式图表提供了设计复用的方法。
- 模板能够加速并自动处理原理图风格。



“无压力”原理图输入

所有PCB设计均依赖于准确的原理图。无论是从零开始还是在现有设计上继续工作, 都可以使用我们现代化的用户界面, 快速直观地进行原理图输入。通过用户认可和控制的同步过程在原理图和PCB之间保持双向连接, 并在整个设计过程中提供统一的接口, 从而提升工作效率并实现原理图和PCB布局之间的交叉参考。



设计导入器

用户可以利用以前的设计,使用强大的项目文件导入功能,从 P-CAD[®], EAGLE[®], OrCAD[®], PADS[®], Xpedition[®] xDX Designer, Xpedition[®] Enterprise, CADSTAR[®], 和 Allegro[®] 导入文件,节省重新创建原理图、PCB文档和相关设计数据的时间。^{1,2,3,4}

用户无需从零开始,这使得迁移变得更容易,他们可以通过熟悉的项目了解Altium Designer,并能够在项目的任何阶段切换到 Altium Designer。

统一的原理图和PCB布局

使用交叉探测,当用户在原理图上选择一个对象时,PCB上也会选择相同的对象,反之亦然。交叉探测会自动交叉引用PCB上的每个网络、引脚和元件,以便最清楚地了解原理图的情况。

用户可以快速放置相关电路并在放置时做出更好的决策,从而更容易在首次尝试时即获得成功的布局。从原理图到PCB的具体设计方面进行了简化,减少了错误追踪的时间,缩短了产品上市时间。

混合仿真

Altium Designer使用户能够轻松地创建和管理多个仿真配置文件。独立的配置文件允许设计人员使用不同的模拟引擎(SPICE3F5、XSPICE、SIMetrix、SIMPLIS)运行不同类型的分析。从而实现具有不同参数和选项(例如,不同频率范围)的相同模拟类型(例如,AC分析)的多次运行。活动配置文件可以轻松添加、删除、编辑、运行或生成网表。配置文件管理器可组织配置文件,并使用探针或活动网络选择要显示的波形。

所有仿真结果都可以与其它制造输出一起保存,以便于制造。用户可以将设计意图传达给所接洽的制造商,从而缩短产品上市时间并最大限度地减少错误的发生。

分层设计和多通道设计

电子设备通常是各个子系统组成的复杂系统。将设计分解成多个区块或模块来“划分和攻克”设计,是一种自然的需求。而且,通常希望能够在不同设计中复用特定的电路块,或者作为同一设计中的多个通道。Altium Designer提供了一个分层设计环境,可以在顶层框图中创建设计,并允许将设计项目拆分成可管理的逻辑块(即电源、模拟前端、处理器、输入/输出、传感器等)。分层设计还使工程师能够在需要同一电路的多个通道时实例化同一区块的多个副本(例如,视听混合设备)。

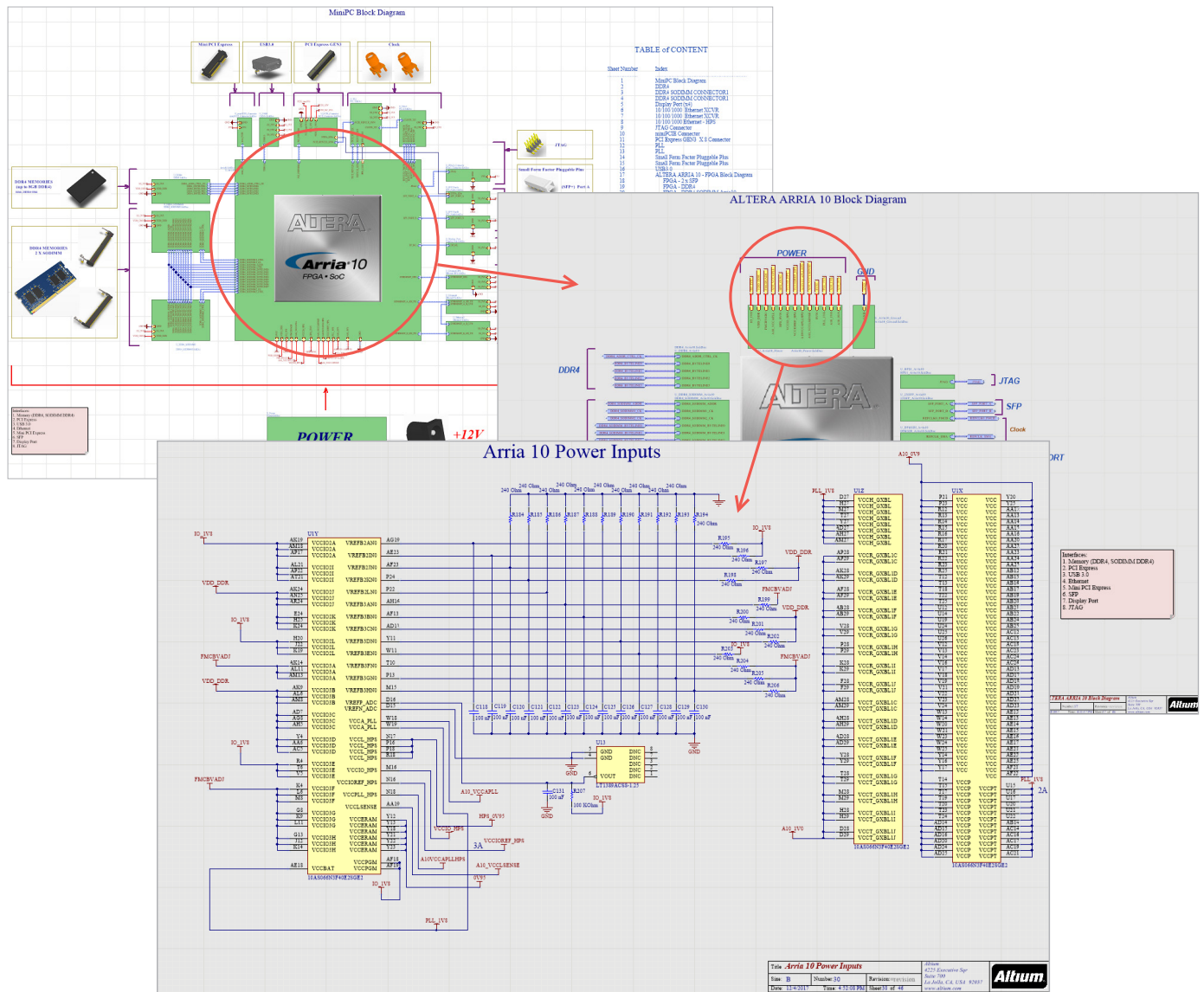
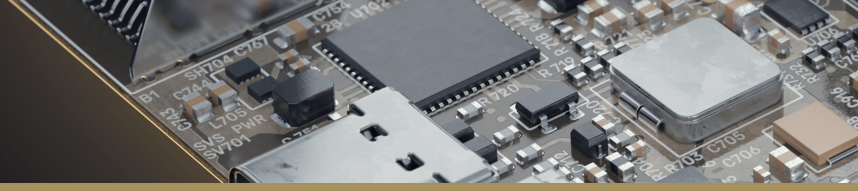
通过自动复制相同电路的布局和布线,用户可以节省PCB方面的设计时间。当需要更改时,可以对基本逻辑块进行更改,更改后的结果将通过设计传递数据。总的来说,用户通过复用模块,最大限度地减少了工作量和潜在的返工风险并提高了设计完整性,从而缩短产品上市时间并将设计错误减至最少。

¹ Xpedition[®] 和 PADS[®] 是Mentor Graphics Corporation的注册商标, Altium对其不主张任何权利。

² EAGLE[®] 是Autodesk Inc.的注册商标, Altium对其不主张任何权利。

³ OrCAD[®] 和 Allegro[®]是Cadence Design Systems, Inc. 的注册商标, Altium对其不主张任何权利。

⁴ CADSTAR[®] 是Zuken的的注册商标, Altium对其不主张任何权利。



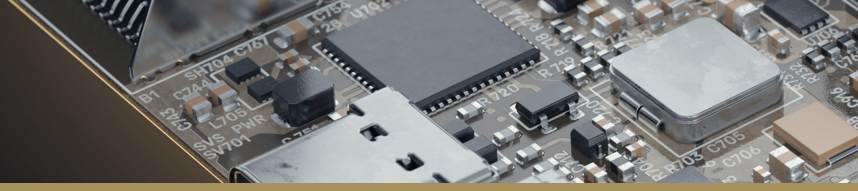
分层设计 - 将设计分解为深度逻辑模块, 以便更有效地进行设计

设计标号注释

任何设计中的每个元件都必须具有唯一标识, 以便购买、装配和测试产品。传统方法缺乏原理图和PCB之间的统一, 并且仅依靠每个元件的参考标号进行元件识别。另一方面, Altium Designer是真正统一的, 因为每个元件实例都具有唯一标识符, 并利用在唯一标识符在原理图符号、PCB封装和仿真模型之间的建立链接。

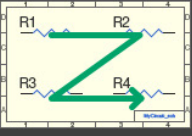
因此, Altium Designer中的注释和重新注释能够从原理图自动驱动, 在元件放置期间自动递增, 或者可以从PCB侧驱动, 并反向注释到原理图, 以允许其根据参考标识符进行几何排序。

注释可以让其自动进行, 也可以由用户控制, 还可以基于原理图页面、位置、子部件或通道、以及任何组合进行注释, 从而在需要时提供最大的灵活性。



Schematic Annotation Configuration

Order of Processing
Across Then Down



Process Location of
Designator

Matching Options
Complete Existing Packages: None

Component Parameter (Strictly)

- Capacitance
- Case Code (Imperial)
- Case Code (Metric)
- Case/Package
- Case/Package
- Category
- ClassName
- Code_IPC
- Code_JEDEC
- Color
- Comment

Schematic Sheets To Annotate

Schematic Sheet	Annotation Scope	Order	Start Index	Suffix
2.5V_and_1.8V_Switches.SchDoc	All	0	1	
2XSFP_Arria10.SchDoc	All	1	1	
3.3V_and_1.8V_Load.SchDoc	All	2	1	
3.3V_to_0.9V.SchDoc	All	3	1	
3.3V_to_1.0V.SchDoc	All	4	1	
3.3V_to_DDR4_VDD.SchDoc	All	5	1	
3.3V_to_VADJ.SchDoc	All	6	1	
3V3_to_0V9.SchDoc	All	7	1	
3V3_to_1V8.SchDoc	All	8	1	
3V3_to_2V5.SchDoc	All	9	1	
12V_3V3_1V8_Switches.SchDoc	All	10	1	
12V_POWER.SchDoc	All	11	1	
12V_to_0V9.SchDoc	All	12	1	
12V_to_3V3.SchDoc	All	13	1	

Proposed Change List

Current Designator	Sub	Proposed Designator	Sub	Location of Part
C1		C1		2.5V_and_1.8V_Switches.SchDoc
C2		C2		2.5V_and_1.8V_Switches.SchDoc
C3		C3		2.5V_and_1.8V_Switches.SchDoc
Q1		Q1		2.5V_and_1.8V_Switches.SchDoc
Q2		Q2		2.5V_and_1.8V_Switches.SchDoc
Q3		Q3		2.5V_and_1.8V_Switches.SchDoc
Q4		Q4		2.5V_and_1.8V_Switches.SchDoc
Q5		Q5		2.5V_and_1.8V_Switches.SchDoc
Q6		Q6		2.5V_and_1.8V_Switches.SchDoc
Q7		Q7		2.5V_and_1.8V_Switches.SchDoc
R1		R1		2.5V_and_1.8V_Switches.SchDoc
R2		R2		2.5V_and_1.8V_Switches.SchDoc
R3		R3		2.5V_and_1.8V_Switches.SchDoc
R4		R4		2.5V_and_1.8V_Switches.SchDoc
R5		R5		2.5V_and_1.8V_Switches.SchDoc
R6		R6		2.5V_and_1.8V_Switches.SchDoc
R7		R7		2.5V_and_1.8V_Switches.SchDoc
R8		R8		2.5V_and_1.8V_Switches.SchDoc
R9		R9		2.5V_and_1.8V_Switches.SchDoc
R10		R10		2.5V_and_1.8V_Switches.SchDoc
R11		R11		2.5V_and_1.8V_Switches.SchDoc
U1	15	U1	15	2XSFP_Arria10.SchDoc

Annotation Summary

Annotation is enabled for all schematic documents. Parts will be matched using 2 parameters, all of which will be strictly matched. (Under strict matching, parts will only be matched together if they all have the same parameters and parameter values, with respect to the matching criteria. Disabling this will extend the semantic slightly by allowing parts which do not have the specified parameters to be matched together.) Existing packages will not be completed. All new parts will be put into new packages.

Buttons: Update Changes List, Reset All, Back Annotate, Accept Changes (Create ECO)

简单的设计注释

美感、自然、所见即所得

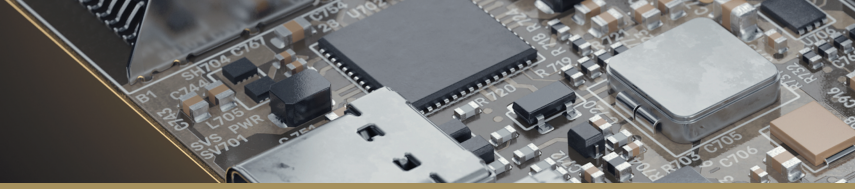
大多数原理图编辑器都会使用户因为一直观看而头疼。工程师的专注是这项工作的关键部分，他们不得不盯着纯白色或黑色背景上的像素颜色很差的线条屏幕看。Altium Designer使用更高对比度的颜色和线条缩放，因此用户在设计电路时不会出现眼睛疲劳，这与其他的大多数原理图输入工具不同。

结合Altium Designer优雅直观的用户界面。与我们的“大”竞争对手不同，Altium Designer不会使用几十个神秘字形的按钮和工具栏分散用户的注意力，它们还会不必要地占据屏幕空间。当您需要时，只需操作鼠标便能解决。

原理图设计规则

工程师可以在原理图中添加设计规则“指令” - 网络、导线、总线、线束、任何元件或工作表或文档参数。这些“指令”被用于驱动可确保正确布局PCB的规则，以协助PCB设计师实现一次成功的电路板设计。

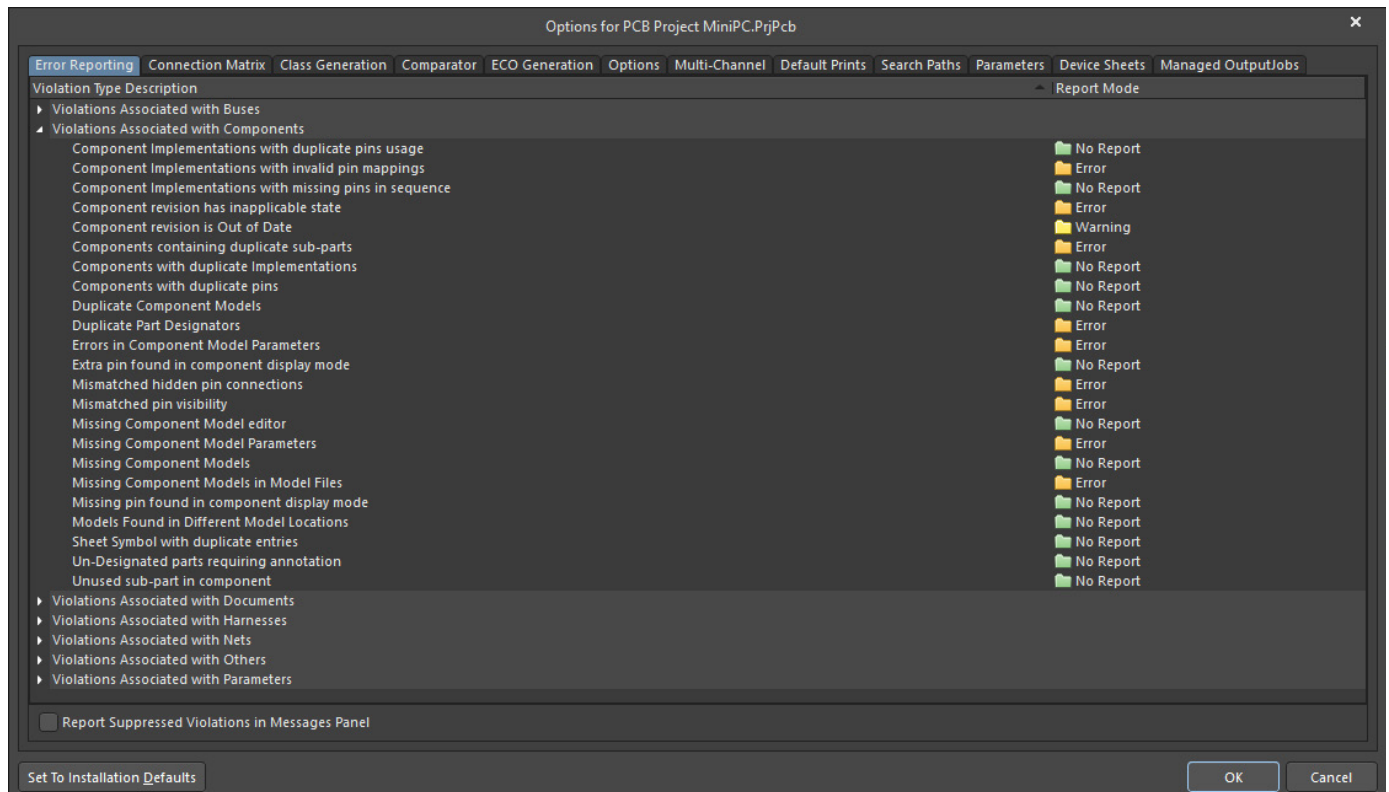
这方面的例子包含：用于DDR内存布线的差分对定义和长度匹配规则。所创建的设计规则可以驱动布线和布局，不仅节省了时间，还从原理图（即工程师）方面为PCB设计人员提供引导。用户可以通过减少可能的错误数量并帮助识别现有错误（例如，与机箱的冲突错误）来获益。用户将体验到更少的错误并能更快地定位它们，从而缩短产品上市时间并降低制造和改版成本。



电气规则检查

原理图中的电气规则检查 (ERC) 提示工程师设计中存在的问题。设计规则检查有助于 PCB 设计人员正确布局电路板并满足制造要求，而电气规则检查有助于防止工程师在工程级别出现设计错误。

例如，将两个输出驱动源连接在一起会导致消息面板中出现违规和相关的错误消息，因此工程师知道他们已经犯了一个错误，它会导致最终的装配电路出现电气故障。用户将体验到更少的电气错误并更快地定位它们，从而缩短产品上市时间并降低制造和改版成本。ERC 还强化了设计，确保设计电路在制造完成后就能正常工作。



电气检查验证报告

使用统一的、定义好的设计材料进行设计复用

模板创建统一的设计单元，以保持设计信息的有组织性。设计单元的范围从小如焊盘到完整的项目类型，可作为所有新设计材料的共同基准。

Snippets 片段是在原理图和 PCB 级别上保存的电路片段，可用于任何设计，以便于复用共用电路。

器件式图表允许用户创建已知良好的电路模块，以便跨设计复用。它们与片段的不同之处在于复杂性有所增加，并且与设计的其它部分的互连是预先定义的。例如，一个具有 5V 定义输出的电源系统，为设计中的另一个电路供电。

通过复用电路布局和布线，用户可以节省原理图和 PCB 方面的设计时间。当需要更改时，可以对基本逻辑块进行更改，更改后的结果将通过设计传递数据。总的来说，用户通过复用模块，最大限度地减少了工作量和潜在的返工风险并提高了设计完整性，从而缩短产品上市时间并将设计错误减至最少。